

CLIPPEDIMAGE= JP360167352A
PAT-NO: JP360167352A
DOCUMENT-IDENTIFIER: JP 60167352 A
TITLE: SEMICONDUCTOR ELEMENT

PUBN-DATE: August 30, 1985

INVENTOR-INFORMATION:

NAME
FUJISADA, HIROYUKI

ASSIGNEE-INFORMATION:

NAME COUNTRY
AGENCY OF IND SCIENCE & TECHNOL N/A

APPL-NO: JP59022349
APPL-DATE: February 9, 1984

INT-CL_(IPC): H01L021/86; H01L021/316 ; H01L029/78
US-CL-CURRENT: 148/DIG.150

ABSTRACT:

PURPOSE: To prevent the intrusion of various injurious materials by using an alumina film deposited through sputtering while employing sapphire as a target as the structural element of a semiconductor element.

CONSTITUTION: An oxide film 2 consisting of semiconductor is formed on a semiconductor 1, an alumina film 3 shaped by depositing sapphire through sputtering is deposited on the oxide film 2, double layer insulating films are formed, and the double layer insulating films are held by the semiconductor 1 and a metallic electrode 4, thus forming MIS (a metal - the insulating films - the semiconductor) structure. The oxide films 2 on the semiconductor 1 fills the role of preventing a damage to the surface of the semiconductor by a deposition through sputtering.

COPYRIGHT: (C)1985,JPO&Japio

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭60-167352

⑤ Int.Cl.⁴ 識別記号 庁内整理番号 ⑬ 公開 昭和60年(1985)8月30日
H 01 L 21/86 7739-5F
21/316 7739-5F
// H 01 L 29/78 8422-5F 審査請求 有 発明の数 1 (全3頁)

⑭ 発明の名称 半導体素子

⑯ 特 願 昭59-22349

⑰ 出 願 昭59(1984)2月9日

⑱ 発 明 者 藤 定 広 幸 茨城県新治郡桜村梅園1丁目1番4号 工業技術院電子技術総合研究所内

⑲ 出 願 人 工 業 技 術 院 長

⑳ 指定代理人 工業技術院 電子技術総合研究所長

明 細 書

1 発明の名称

半導体素子

2 特許請求の範囲

- (1) 半導体素子を構成する絶縁物の一部として、サファイアをスパッタ堆積させることにより形成したアルミナ膜を用いたことを特徴とする半導体素子。
- (2) 特許請求の範囲第(1)項記載の半導体素子において、半導体表面上に形成された前記半導体自体の酸化膜とアルミナ膜を積層構造にして用いたことを特徴とする半導体素子。
- (3) 特許請求の範囲第(1)項記載の半導体素子において、半導体と金属、或いは金属相互の間の絶縁膜としてアルミナ膜を用いたことを特徴とする半導体素子。
- (4) 特許請求の範囲第(1)項記載の半導体素子において、半導体素子の保護膜としてアルミナ膜を用いたことを特徴とする半導体素子。
- (5) 特許請求の範囲第(1)項、第(2)項、第(3)項、

第(4)項記載の半導体素子において、半導体素子として化合物半導体を用いたことを特徴とする半導体素子。

(6) 特許請求の範囲第(5)項記載の半導体素子において、化合物半導体がInSbまたはInSbを含む化合物半導体であることを特徴とする半導体素子。

(7) 特許請求の範囲第(5)項記載の半導体素子において、化合物半導体がInAsまたはInAsを含む化合物半導体であることを特徴とする半導体素子。

(8) 特許請求の範囲第(5)項記載の半導体素子において、化合物半導体が^{GaAsまたは}GaAsを含む化合物半導体であることを特徴とする半導体素子。

(9) 特許請求の範囲第(5)項記載の半導体素子において、化合物半導体がInPまたはInPを含む化合物半導体であることを特徴とする半導体素子。

(10) 特許請求の範囲第(5)項記載の半導体素子において、化合物半導体がCdHgTeであることを

特徴とする半導体素子。

3 発明の詳細な説明

本発明は、半導体素子の構成要素として、サファイアをターゲットにしてスパッタ堆積により形成したアルミナ膜を含む優れた半導体素子に関するものである。

半導体素子における絶縁物の役割は極めて大きく、半導体表面制御、層間絶縁、表面保護などに用いられる。半導体としてシリコン(Si)を用いる場合には、シリコン(Si)自体の酸化物(SiO_2)を優れた絶縁物として使用することができる。また、窒化シリコン(Si_3N_4)やアルミナ(Al_2O_3)などを化学気相成長法等の方法で堆積させて用いることもシリコン(Si)や化合物半導体に対して行われている。

しかし、通常行われているこれらの絶縁物堆積法は高い温度での化学反応を利用したものが多く、半導体素子製造工程中の高い温度は、完成した半導体素子の性能を悪くする一つの原因でもあった。より高性能な半導体素子を得るた

めにも、また、高い温度では半導体自体が劣化する可能性の大きい化合物半導体の素子の製造工程を改善するためにも、低温での絶縁膜堆積技術の進歩が望まれている。

スパッタ堆積法は、アルゴンなどの不活性ガスまたは不活性ガスを含むガス中の放電を利用して、ターゲット物質の表面を削り、半導体などの基板上に堆積させる方法である。低い温度で金属や絶縁物の膜を形成できる特長をもっている。各種の絶縁膜の中でもアルミナ(Al_2O_3)膜はスパッタ堆積により比較的良質の膜を形成することができる。しかし、半導体素子の構成要素としての絶縁膜に要求される性能は極めて厳しく、従来行われているアルミナ粉末の焼結物をターゲットにしたスパッタ堆積法では、焼結アルミナ中に含まれる不純物のために十分な性能を備えた絶縁膜にはなり得ないという問題点があった。

本発明は、上記に鑑みなされたもので、極めて不純物が少なく、かつ、電気的絶縁性の点か

らみても、また、不純物混入による欠陥の点からみても極めて良質なアルミナ膜を低い温度で形成することができるサファイア(単結晶アルミナ)に着目し、このサファイアをターゲットにしてスパッタ堆積させたアルミナ膜を半導体素子の構成要素として用いることにより、優れた特性の半導体素子を提供することを目的とする。以下、本発明について実施例に基づき説明する。

第1図は、サファイアをスパッタ堆積させることにより形成したアルミナ膜(以下単にアルミナ膜という)を半導体素子の構成要素として含む本発明の実施例の概略構成図である。半導体1の上に半導体自体の酸化膜2を形成させ、さらに、その上にアルミナ膜3を堆積させ、二層絶縁膜を形成し、この二層絶縁膜を半導体1と金属電極4により挟み、所謂MIS(金属-絶縁膜-半導体)構造にしたものである。このMIS構造は半導体表面を電気的に制御するための重要な基本構造である。半導体1上の酸化膜2は、

スパッタ堆積により半導体表面に損傷を与えるのを防ぐ役割を果たしている。

第2図は、本発明の他の実施例の概略構成図である。半導体1の上に堆積させたアルミナ膜3中とアルミナ膜3上に金属電極を形成した構造にしたものである。半導体素子上で多層に電極を配線する場合の二つの電極4間の層間絶縁膜としてアルミナ膜3を用いる場合の例である。第2図に示す半導体素子は二つの金属電極4の一方のみがアルミナ膜3中に埋込まれた構造を示しているが、二つの金属電極4のいずれもアルミナ膜3中に埋込まれていてもよい。また、三層以上の多層の配線に対しても用いることができる。素子を多数集積化するとき特に重要であり、アルミナ膜3を用いることにより個々の半導体素子の性能向上だけでなく、集積化した素子全体の製造歩留りの向上にも大きく役立つのは明らかである。

第3図は、本発明のさらに他の実施例の概略構成図である。半導体1上に絶縁膜や金属電極

で構成された 造物 5 が形成されており、さらにその上にアルミナ膜 3 を形成させた構造になっている。アルミナ膜 3 を半導体素子の保護膜として用いる例である。半導体素子の最上部には、通常湿気やガスなどが半導体素子内に侵入するのを防ぐため保護膜が設けられることが多い。サファイアをスパッタ法により堆積させ形成したアルミナ膜は優れた電氣的絶縁性と不純物の少ないことに伴う欠陥の少ない性質のため各種の有害物質の侵入を阻止する保護膜として使われている。

さらに、このアルミナ膜は、高い温度で性質が変化しやすい化合物半導体に対して特に有用であり、Ⅲ－Ⅴ族化合物の InSb 、 InAs 、 GaAs 、 InP およびそれらを含む混晶半導体、Ⅱ－Ⅵ族化合物の CdHgTe などがより具体的な化合物半導体材料の例として考えられる。

以上説明したように、本発明はサファイアをターゲットとしたスパッタ堆積法により、スパッタ堆積法のもつている低温で絶縁膜形成が可

能であるという特長を生かし、かつ、電氣的な絶縁性が良好で、不純物含有による欠陥も少ないアルミナ膜を作製し、そのアルミナ膜を半導体素子の構成要素として用いることにより優れた性能の半導体素子を提供することができるもので、電子産業に貢献するところ極めて大きい。

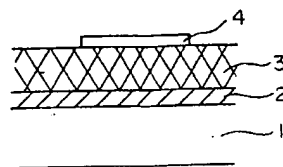
4 図面の簡単な説明

第 1 図、第 2 図、第 3 図は本発明の半導体素子の具体的な実施例を説明するための図である。

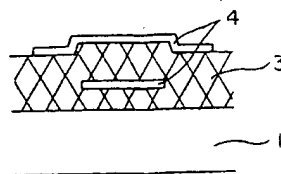
図中、1 は半導体、2 は半導体自体の酸化膜、3 はサファイアをスパッタ堆積させて形成したアルミナ膜、4 は金属、5 は金属または絶縁物あるいは両方を含む半導体上の構造物である。

指定代理人 電子技術総合研究所長 等々力 達

第 1 図



第 2 図



第 3 図

